

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-137427
(43)Date of publication of application : 31.05.1996

(51)Int.Cl.

G09G 1/28
G09G 1/00
G09G 1/20
H04N 9/16

(21)Application number : 08-279042
(22)Date of filing : 14.11.1994

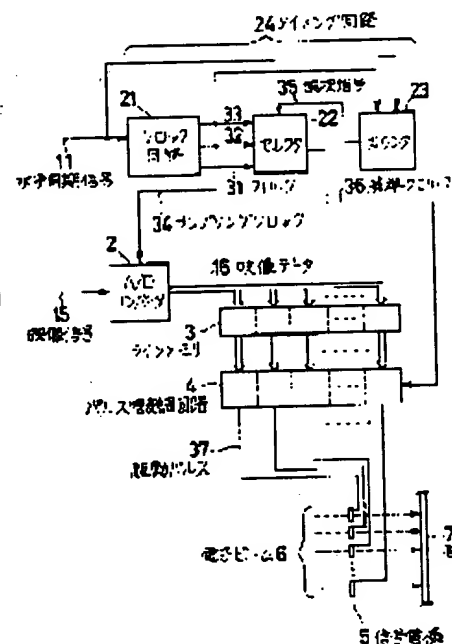
(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
(72)Inventor : KATO TOSHIYUKI

(54) VIDEO OUTPUT CIRCUIT FOR DISPLAY DEVICE USING COLOR FLAT PANEL

(57)Abstract:

PURPOSE: To improve the luminance resolution of a low luminance area by generating the timing signal of a variable period changing to a high speed in a area where the width of a pulse width modulation signal is narrow and to a low speed in a area where the width of the signal is wide in a timing circuit.

CONSTITUTION: A timing circuit 24 is constituted of a clock circuit 21 generating clocks having plural cycles and a selector 22 selecting one signal among plural timing signals with a selection signal 35 from a counter 23 and outputs a timing signal (a reference clock 36). Then, three kinds of clocks 31 to 33 having different periods are generated from the clock circuit 21 and the pulse width of a driving pulse 37 is finely controlled in a low luminance area by forming the reference clock 36 whose period is short in a low luminance area and is long in a high luminance area while using the selector 22 and the counter 23. Thus, a periodic timing signal being synchronized with a video signal is made to be the variable period changing to the high speed and the low speed in accordance with larger or small of the width of the pulse width modulation signal.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]
[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

Best Available Copy

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-137427

(43) 公開日 平成8年(1996)5月31日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	FI	技術表示箇所
G 0 9 G	1/28	Z		
	1/00	R		
	1/20	A		
H 0 4 N	9/16			

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願平6-279042

(22) 出願日 平成6年(1994)11月14日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 加藤 俊之

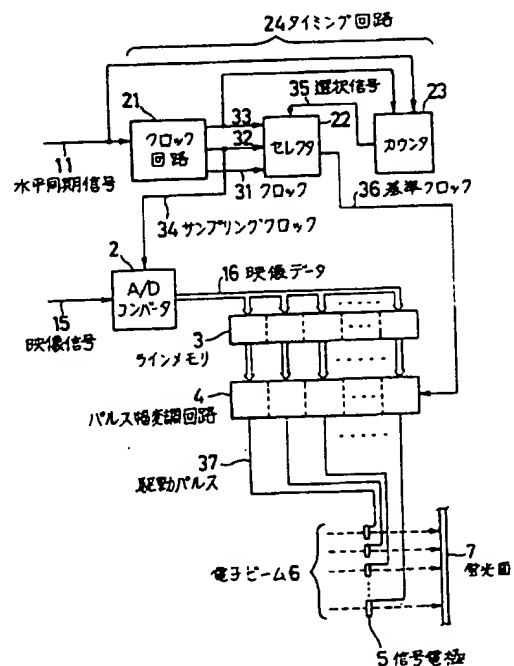
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(54) 【発明の名称】 カラーフラットパネルを使用した表示装置の映像出力回路

(57) 【要約】

【目的】 低輝度領域での輝度分解能を改善し、輝度むらが少ないカラーフラットパネルを使用した表示装置の映像出力回路を低コストにて実現する。

【構成】 クロック回路21、セクタ22およびカウンタ23からなるタイミング回路24は、パルス幅変調のための基準クロック36を、パルス幅が狭い領域においては高速に、幅が広がる領域においては低速にと変化するよう、複数の周期のクロック31、32、33をセクタ22で切り替えて、パルス幅変調回路4へ出力し、信号電極5への駆動パルス37のパルス幅を変調する。



【特許請求の範囲】

【請求項1】 映像信号に同期した周期的なタイミング信号をパルス幅変調信号の幅が狭い領域においては高速に、幅が広くなる領域においては低速にと変化する可変周期のタイミング信号を発生するタイミング回路と、前記タイミング信号を基に映像信号の明暗に応じたパルス幅変調信号を発生するパルス幅変調回路と、前記パルス幅変調信号により複数の電子ビームのオンオフ制御を行う複数の信号電極を有することを特徴とするカラーフラットパネルを使用した表示装置の映像出力回路。

【請求項2】 前記タイミング回路は、映像信号に同期した一定周期のクロックを複数の分周比で分周して複数のタイミング信号を発生する分周回路を有するクロック回路と、前記複数のタイミング信号のうち1つを選択し基準クロックを前記パルス幅変調回路へ出力するセレクタと、前記クロック回路からのクロックをカウントし、前記セレクタにクロックを選択する信号を出力するカウンタとを有することを特徴とする請求項1記載のカラーフラットパネルを使用した表示装置の映像出力回路。

【請求項3】 前記タイミング回路は、位相比較器と、電圧制御可変周波数発振器とを組み合わせたPLL回路とからなり、前記電圧制御可変周波数発振器の制御電圧をパルス幅変調信号のタイミングに合わせて動的に制御することを特徴とする請求項1記載のカラーフラットパネルを使用した表示装置の映像出力回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、カラーフラットパネルを使用した表示装置の映像出力回路に関するものである。

【0002】

【従来の技術】 近年、松下電器産業(株)より発売されたカラーフラットパネルを使用した表示装置(商品名「フラットビジョン」)は、従来のCRTと同様に、電子ビームを照射して蛍光体を発光させる原理でありながら、水平方向に並んだ複数の電子ビームを同時に用いることにより、薄型で完全に平坦な画像歪のない表示を可能にした新しい表示装置として、各方面の注目を浴びている。

【0003】 カラーフラットパネルの映像は、画面に垂直方向に並んだ短冊状の複数の信号電極(グリッド)に、パルス幅変調を施した電圧を印加することにより、電子ビームを時間的にオンオフ制御して明暗を制御している。なお、信号電極の本数は水平画素数の整数倍となっており、1つの信号電極で複数の画素を時分割で受け持つ。また、1画素はRGB3原色の蛍光体を発光させるため、1つの信号電極により発光を制御される蛍光体は、その3倍の数となる。

【0004】 図5は従来のカラーフラットパネルを使用した表示装置の映像出力回路を示すブロック図である。

図5において、1はクロック回路、2はA/Dコンバータ、3はラインメモリ、4はパルス幅変調回路、5は信号電極、6は電子ビーム、7は蛍光面である。

【0005】 以上のように構成されたカラーフラットパネルを使用した表示装置の映像出力回路の動作について説明する。

【0006】 まず、クロック回路1は、映像信号に含まれる水平同期信号11に基づいたタイミングで一定周期のクロック12を発生する。この発生するクロック12はA/Dコンバータ2へのサンプリングクロック13と、パルス幅変調回路4への基準クロック14とに兼用されている。A/Dコンバータ2はサンプリングクロック13により映像信号15をデジタル化し映像データ16に変換する。この映像データ16はラインメモリ3に送られ、信号電極5の数に合わせ分割記憶される。この記憶内容は表示タイミングに合わせてパルス幅変調回路4に送られ、このパルス幅変調回路4は基準クロック14により値に応じた幅の駆動パルス17を発生する。この駆動パルス17がカラーフラットパネルの内部の複数の信号電極5に送られることにより、複数の電子ビーム6がオンオフ制御され、蛍光面7に画像の濃淡が再現される。

【0007】 図2は従来(ア)と本発明の実施例(イ)における映像データ16の大きさに応じた駆動パルス17、37の模式波形図、図3は従来(ア)と本発明の実施例(イ)における駆動パルス17、37(映像データ16)の大きさ(横軸)と輝度(縦軸)との関係を示すグラフであり、図2(ア)に示す従来のカラーフラットパネルを使用した表示装置の映像出力回路における駆動パルス17は、この駆動パルス17(映像データ16)が大きくなるほどパルスの開始時刻($t1A > t1B > \dots > t1H$)が早くなることを示している。すなわち、図2(ア)に傍記した記号A、B、Cは、図3(ア)におけるグラフの実線上の同一記号の駆動パルス17(映像データ16)の大きさと輝度の関係を示し、このように駆動パルス17の幅、すなわち電子ビーム6がオンになる時間と蛍光面7の輝度との関係は、図3(ア)の実線のように略直線的であり、したがって、例えば駆動パルス17のパルス幅が映像データ16により256段階に直線的に変化するならば、256段階の直線的な輝度変化を再現することが可能である。

【0008】 ちなみに、1つの信号電極5が蛍光面7において2画素6蛍光体を担当するよう設計されており、また映像の輝度を256階調で再現するものとすれば、A/Dコンバータ2のビット数は8ビット、パルス幅変調回路4から発生されるパルスの幅は256段階となり、1水平期間に少なくとも $6 \times 256 = 1536$ 周期の基準クロック14を必要とする。標準テレビ信号の水平周期63.5 μ sについて考えれば、基準クロック14の周期は約40nsとなる。

【0009】

【発明が解決しようとする課題】 しかしながら上記の構

成では、パルス幅変調回路4の動作は固定周期の基準クロック14で制御するため、駆動パルス17の幅が狭い低輝度領域での輝度分解能が相対的に粗くなる。例をあげると、パルス幅200の輝度に対しパルス幅201の輝度はわずか0.5%の違いであるが、パルス幅10の輝度に対しパルス幅11の輝度は10%の違いになる。加えて人間の視覚は対数的であるため、この低輝度領域での微妙な輝度の違いを明確に認識してしまう。

【0010】この低輝度領域の輝度分解能の改善のためには、映像データ16のビット数の増加、すなわちA/Dコンバータ2のビット数増加、それに伴うラインメモリ3の容量増加、およびパルス幅変調回路4への基準クロック14の高速化などが必要であるが、いずれも回路規模の増大によりコストが上昇する原因となるという問題を有していた。

【0011】本発明は、上記従来の問題点を解決するため、低輝度領域の輝度分解能を改善し、かつ回路コストの上昇を最小限に抑えたカラーフラットパネルを使用した表示装置の映像出力回路を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明は、この目的を達成するために、映像信号に同期した周期的なタイミング信号をパルス幅変調信号の幅が狭い領域においては高速に、幅が広がる領域においては低速にと変化する可変周期のタイミング信号を発生するタイミング回路と、前記タイミング信号を基に映像信号の明暗に応じたパルス幅変調信号を発生するパルス幅変調回路と、前記パルス幅変調信号により複数の電子ビームのオンオフ制御を行う複数の信号電極を有することを特徴とする。

【0013】

【作用】本発明によれば、映像信号に同期した周期的なタイミング信号を、パルス幅変調信号の幅の狭い、広いに応じて高速、低速に変化する可変周期としたことにより、映像データのビット数の増加なしに低輝度領域での輝度分解能を改善することができるため、回路規模の大幅な増大やそれに伴うコスト上昇なく、低輝度領域での画質向上を実現することができる。

【0014】

【実施例】図1は本発明の一実施例におけるカラーフラットパネルを使用した表示装置の映像出力回路のブロック図である。図1において、A/Dコンバータ2、ラインメモリ3、パルス幅変調回路4、信号電極5、電子ビーム6および蛍光面7の部分は、既に図5で説明した従来のカラーフラットパネルを使用した表示装置の映像出力回路と同一のものである。ここで、21は図4に示す複数の周期のクロック31、32、33を発生するクロック回路、22は前記クロックを選択するセレクタ、23はクロックをカウントするカウンタである。

【0015】また、前記クロック回路21は、映像信号に

同期した一定周期のクロック信号を複数の分周比で分周した複数のタイミング信号を発生する分周回路(図略)を有する。このクロック回路21と前記複数のタイミング信号のうちの1つをカウンタ23からの選択信号35で選択するセレクタ22とでタイミング回路24を構成し、タイミング信号(基準クロック36)を出力する。

【0016】以上のように構成されたカラーフラットパネルを使用した表示装置の映像出力回路の動作について説明する。なお、基本的動作に関しては、既に図5で説明した従来のカラーフラットパネルを使用した表示装置の映像出力回路の動作と同一であるので、異なる点のみを説明する。

【0017】まず、クロック回路21の分周回路では、水平同期信号11に基づいたタイミングで一定周期の図4に示すクロック31、32、33を発生する。ここで、クロック32は従来のクロック12と同一のタイミングであり、クロック31はクロック32の2分の1の周期、クロック33はクロック31の2倍の周期を有する。クロック32はA/Dコンバータ2へのサンプリングクロック34として送られる。一方、クロック31、32、33はセレクタ22に送られる。またカウンタ23にはクロック33と水平同期信号11が入力されており、クロック33を一定数カウントするごとに選択信号35を発生する。セレクタ22は、選択信号35に応じて、クロック31、32、33のいずれか1つをパルス幅変調回路4の基準クロック36として送出する。

【0018】セレクタ22およびカウンタ23の動作に関し、さらに図4を用いて説明する。図4は水平同期信号11、クロック31、32、33、選択信号35、基準クロック36の関係を示すタイミング図である。

【0019】カウンタ23は、水平同期信号11によりリセットされ、セレクタ22に対し一番周期の長いクロック33を出力するように選択信号35を送出する。その後、カウンタ23はクロック33を一定数、例えば64カウントした後、セレクタ22に対し中間の周期のクロック32を出力するように選択信号35を送出する。さらに32カウントした後、セレクタ22に対し一番周期の短いクロック31を出力するように選択信号35を送出する。このように構成することにより、同一の表示動作期間における従来例の基準クロック14と、本発明の一実施例における基準クロック36の合計パルス数は、後述のごとく同一ながら、基準クロック36を低輝度領域で高速、高輝度領域で低速のクロックとなるように制御することが可能になる。

【0020】これにより、本発明の一実施例のパルス幅変調回路4の発生する駆動パルス37の波形図を図2(イ)に示す。これは図3に示すところの駆動パルス37(映像データ16)が大きくなるほどパルスの開始時刻($t1a > t1b > \dots > t1h$)が早くなることを示している。既に図2(ア)に示した従来の例における駆動パルス17とは、パルス幅の取り得る間隔が異なる。図2(イ)に傍記した記号a、b、cは、図3(イ)におけるグラフの破線

上の同一記号の駆動パルス37(映像データ16)の大きさと輝度の関係を示し、映像データ16の変化に対して駆動パルス37の幅の間隔、すなわち電子ビーム6がオンになる時間が折れ線状に変化するため、映像データ16と蛍光面7の輝度との関係も、図3(イ)の破線に示すような折れ線状になる。

【0021】ここで、従来例と同じく1つの信号電極5が蛍光面7において2画素6蛍光体を担当するよう設計されており、また映像の輝度を256階調で再現するものとする。標準テレビ信号の水平周期63.5 μ sに対し、クロック32は従来例と同一で周期40ns、クロック31は周期20ns、クロック33は周期80nsとすれば、基準クロック36は周期20nsのクロックが128個、周期40nsのパルスが64個、周期80nsのパルスが64個から構成され、合計期間は20 \times 128+40 \times 64+80 \times 64=10.24 μ sと同一である。

【0022】この例によれば、パルス幅200の輝度に対しパルス幅201の輝度は約1%の違いと従来例よりも粗くなるが、パルス幅10の輝度に対しパルス幅11の輝度は約5%の違いと大幅に改善され、従来例よりも低輝度における微妙な輝度の違いを表現することが可能になり、対数的である人間の視覚により合致したものとなる。

【0023】以上のように、本発明によれば、クロック回路21から周期の異なる3種類のクロックを発生し、それをセレクト22およびカウンタ23を用い、低輝度領域において周期の短い、高輝度領域において周期の長い基準クロック36を作成することにより、駆動パルス37のパルス幅を低輝度領域において細かく制御することが可能となり、低輝度における微妙な輝度の差を表現することができる。しかも映像データ16のビット数の増加、すなわちA/Dコンバータ2の増加、それに伴うラインメモリ3の容量増加などを必要としないので、回路規模の増大がほとんどなく、低コストのカラーフラットパネルを使用した表示装置の映像出力回路を実現することができる。

【0024】なお、以上の説明において具体的に示した数値はあくまで一例であり、本発明の意図するところと直接の関係はない。また、クロックの周期は3種類に限るものではなく、また相互の関係は1対2に限定されるものではない。

【0025】また、図2において、駆動パルス37の開始時刻t1a、t1b、……のみが映像データ16により変化

し、終了時刻t2は一定であるように説明したが、これは回路の構成によっては逆に終了時間を変化させてもよい。その場合、セレクト22の動作は上記の説明と逆に短いクロック31が最初を選択されるように構成すれば、何ら矛盾を生じることはない。

【0026】パルス幅変調信号の幅が狭い領域において高速に、幅が広がる領域において低速にと変化する可変周期のタイミング信号の具現化手段は他にもあり、例えば位相比較器と電圧制御可変周波数発振器とを組み合わせたPLL回路を用い、その制御電圧をパルス幅変調信号のタイミングに合わせて動的に制御してもよい。

【0027】

【発明の効果】以上説明したように、本発明のカラーフラットパネルを使用した表示装置の映像出力回路は、タイミング回路が、パルス幅変調信号の幅が狭い領域においては高速に、幅が広がる領域においては低速にと変化する可変周期のタイミング信号を発生することにより、映像データのビット数の増加なしに低輝度領域での輝度分解能を改善することが可能であり、回路規模の大幅な増大とそれに伴うコスト上昇を解消し、画質向上を実現することができる。

【図面の簡単な説明】

【図1】本発明の一実施例におけるカラーフラットパネルを使用した表示装置の映像出力回路を示すブロック図である。

【図2】従来(ア)と本発明の実施例(イ)における駆動パルスの模式波形図である。

【図3】従来(ア)と本発明の実施例(イ)における輝度と駆動パルス(映像データ)の大きさとの関係を示すグラフである。

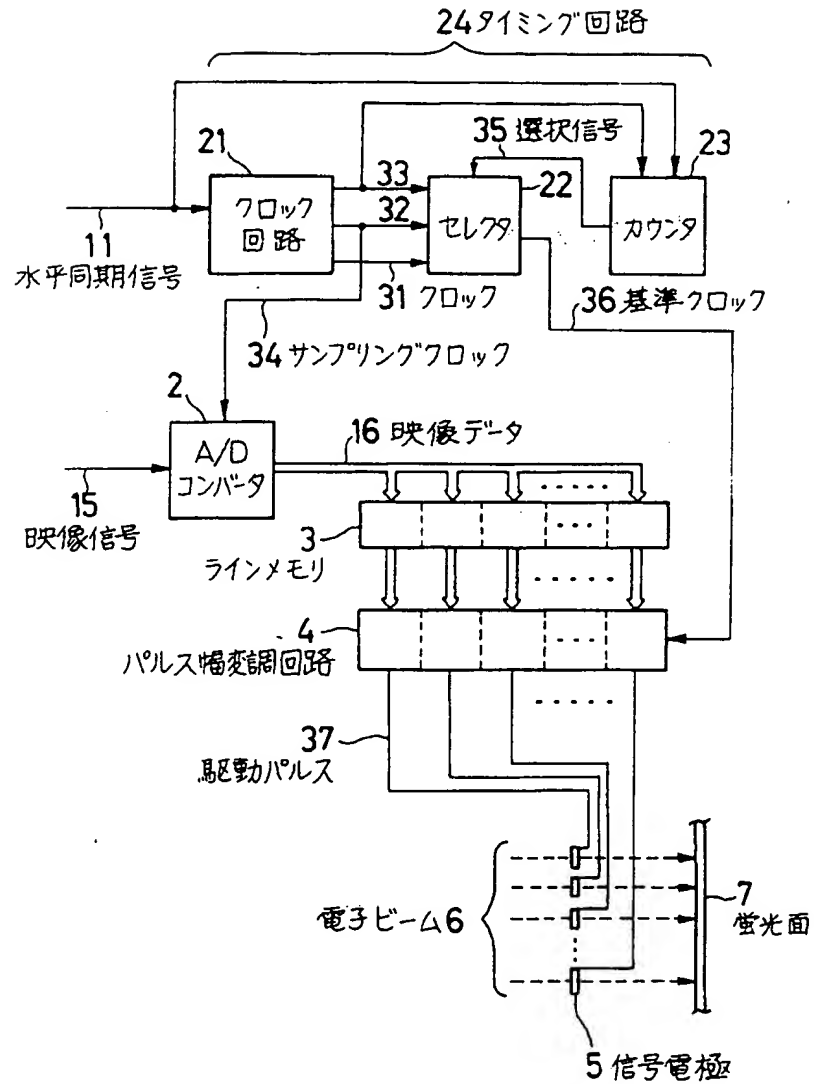
【図4】本発明の一実施例における水平同期信号、クロック、選択信号、基準クロックの関係を示すタイミング図である。

【図5】従来のカラーフラットパネルを使用した表示装置の映像出力回路を示すブロック図である。

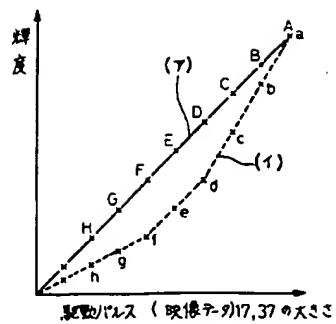
【符号の説明】

2…A/Dコンバータ、 3…ラインメモリ、 4…パルス幅変調回路、 5…信号電極、 6…電子ビーム、 7…蛍光面、 21…クロック回路、 22…セレクト、 23…カウンタ、 24…タイミング回路。

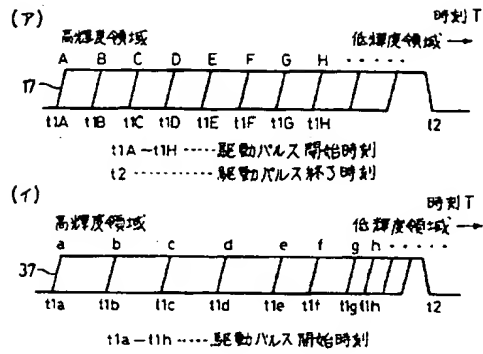
【図1】



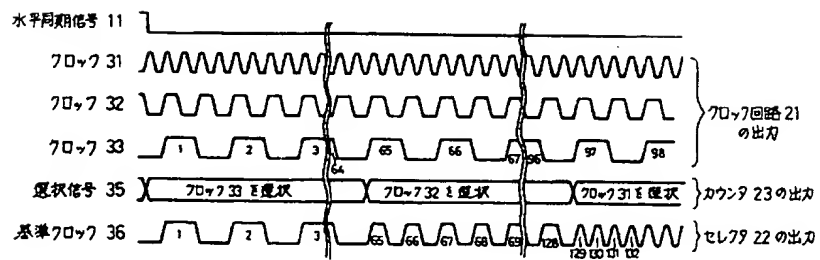
【図3】



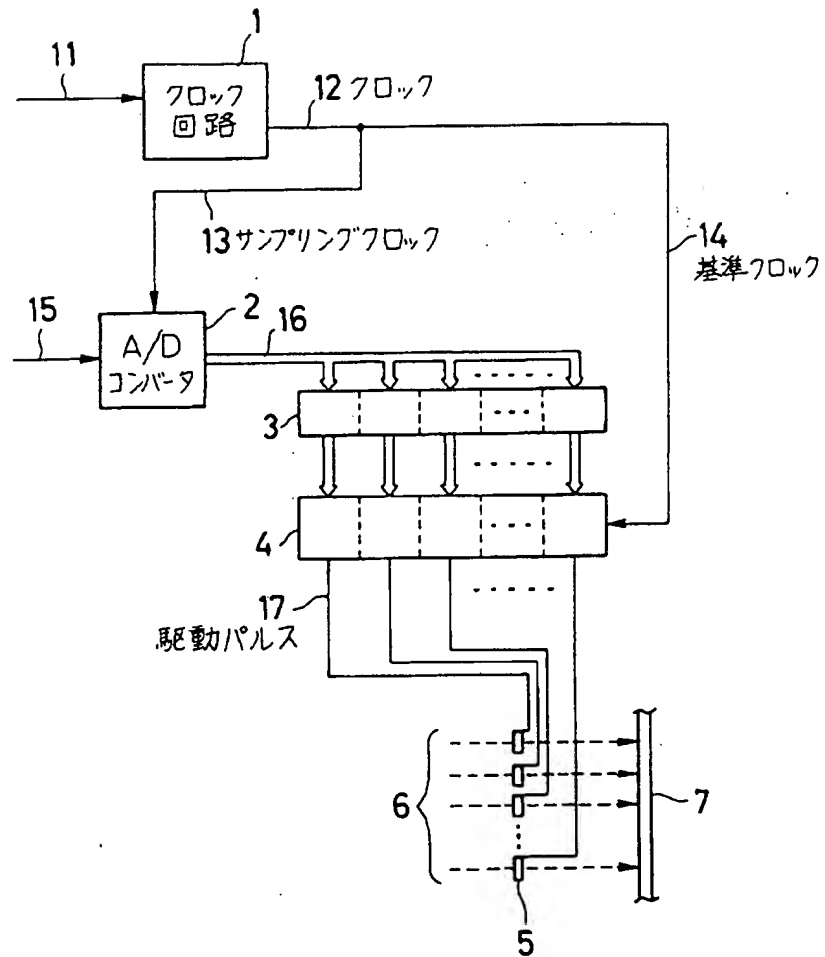
【図2】



【図4】



【図5】



~~THIS~~ PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)